

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Kunihiro TSUBOSAKI

Serial No.: 10/619,551

Group Art Unit:

Filed: July 16, 2003

Examiner:

For: SEMICONDUCTOR DEVICE AND METHOD OF FABRICATING THE SAME

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following country is hereby requested for the above-identified application and the priority provided in 35 U.S.C. 119 is hereby claimed:

2002-207632 Japan 17 July 2002

In support of this claim, a certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

PARKHURST & WENDEL, L.L.P.



Roger W. Parkhurst
Registration No. 25,177

October 17, 2003
Date

RWP/klb
Attorney Docket No. DAIN:741
PARKHURST & WENDEL, L.L.P.
1421 Prince Street, Suite 210
Alexandria, Virginia 22314-2805
Telephone: (703) 739-0220

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 7 月 1 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 2 0 7 6 3 2
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 0 7 6 3 2]

出 願 人 大日本印刷株式会社
Applicant(s):

2 0 0 3 年 7 月 3 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 6 1 1 3 7

【書類名】 特許願

【整理番号】 P020620

【提出日】 平成14年 7月17日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/48

【発明者】

 【住所又は居所】 東京都新宿区市谷加賀町一丁目 1 番 1 号 大日本印刷株式会社内

 【氏名】 坪崎 邦宏

【特許出願人】

 【識別番号】 000002897

 【氏名又は名称】 大日本印刷株式会社

 【代表者】 北島 義俊

【代理人】

 【識別番号】 100111659

 【弁理士】

 【氏名又は名称】 金山 聡

【手数料の表示】

 【予納台帳番号】 013055

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9808512

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ウエハレベルの半導体装置及びその作製方法

【特許請求の範囲】

【請求項 1】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなることを特徴とするウエハレベルの半導体装置。

【請求項 2】 請求項 1 において、導電性ポストの外部側の面に直接バリア金属層を介して接続する半田ボールを、あるいは、導電性ポストの外部側の面に電氣的に接続し、絶縁性のゴム弾性体からなる絶縁層の外部側に配設された金属層上に導電性ポストから離れた位置でバリア金属層を介して接続する半田ボールを、外部接続端子としていることを特徴とするウエハレベルの半導体装置。

【請求項 3】 請求項 1 ないし 2 において、導電性のゴム弾性体は、合成ゴム中に導電粒子を分散させたものであることを特徴とするウエハレベルの半導体装置。

【請求項 4】 請求項 3 において、導電性のゴム弾性体は、付加重合型シリコーンゴムの中に A g 粉を 7 0 重量%以上分散させたペースト組成物を加熱硬化し、体積抵抗率を $5 \times 10^{-3} \Omega \cdot \text{cm}$ 以下としたものであることを特徴とするウエハレベルの半導体装置。

【請求項 5】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストとこれに接続した前記絶縁層の一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性の剛体からなり、且つ、導電性ポストの外部側の面に電氣的に接続し、ゴム弾性体からなる絶縁層の外部側に導電性ポストから離れた位置に外部接続端子を

設けていることを特徴とするウエハレベルの半導体装置。

【請求項 6】 請求項 5 において、絶縁性のゴム弾性体からなる絶縁層の外部側に配設された金属層上に、バリア金属層を介して接続する半田ボールを、外部接続端子としていることを特徴とするウエハレベルの半導体装置。

【請求項 7】 請求項 5 ないし 6 において、導電性の剛体は、ゴム弾性を持たない樹脂中に導電粒子を分散させたものであることを特徴とするウエハレベルの半導体装置。

【請求項 8】 請求項 1 ないし 7 において、絶縁性のゴム弾性体からなる絶縁層は、シリコーンゴム、フッ素ゴム、ウレタンゴム、ポリブタジエンゴム、アクリロニトリル-ブタジエン共重合体、ポリイソブレンゴムのいずれか 1 であり、ヤング率が 100 MPa 以下であることを特徴とするウエハレベルの半導体装置。

【請求項 9】 請求項 1 ないし 8 において、ゴム弾性体からなる絶縁層の外部側面に保護膜を設け、個々の外部接続端子の少なくとも一部分の領域が、当該保護膜上に配設されていることを特徴とするウエハレベルの半導体装置。

【請求項 10】 請求項 9 において、保護膜がポリイミド樹脂、液晶ポリマー、エポキシ樹脂系ソルダーレジストであることを特徴とするウエハレベルの半導体装置。

【請求項 11】 請求項 1 ないし 10 において、ウエハレベル CSP (Chip Size Package) であることを特徴とするウエハレベルの半導体装置。

【請求項 12】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなり、且つ、半導体チップの電極パッドから離れた位置に導電性ポストを形成したウエハレベルの半導体装置を作製するための、ウエハレベルの半導体装置の製造方法

であって、ウエハプロセスが完了し、電極パッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、（a）各半導体チップの電極パッド形成側の面上に配線形成用の金属層を全面に配設し、その上に配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の金属めっき層を形成し、この後更に、レジストを剥離し、配線部を残すように前記金属層をエッチングして、保護膜（パッシベーション層）上に電極パッドに接続する配線層を形成する、配線層形成工程と、（b）ゴム弾性体からなる絶縁層、保護層、金属層の順に積層した積層体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、（c）導電性ポスト形成領域の、前記ラミネートされた積層体の金属層をフォトエッチング法でエッチング除去した後、レーザにて保護膜（パッシベーション層）の上の配線部に達するように貫通するブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、該ブラインドビアに導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部を前記積層体の金属層面と共に研磨し、平坦化する、導電性ポスト作製工程と、（d）研磨後、前記積層体の金属層の面と硬化した導電性のペースト部の面に、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域に外部接続用の端子部を、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に端子部に表面処理を施す、配線端子部形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするウエハレベルの半導体装置製造方法。

【請求項 13】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなり、且つ半導体チップの電極パッド上に導電性ポストを形成したウエハレベルの半導

体装置を作製するための、ウエハレベルの半導体装置の製造方法であって、ウエハプロセスが完了し、電極パッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、（a1）電極パッド部を酸洗浄後、ジンケート処理、無電解Niめっき、無電解Auめっきを施す金属めっき層形成工程と、（b1）ゴム弾性体からなる絶縁層、金属層を積層した積層体、あるいはゴム弾性体からなる絶縁層、保護層、金属層を積層した積層体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、（c1）ラミネートされた積層体の導電性ポスト形成領域である電極パッド領域をレーザにて前記金属めっき層に達するようにブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、該ブラインドビアに導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部を前記積層体の金属層面と共に研磨し、平坦化する、導電性ポスト作製工程と、（d1）研磨後、前記積層体の金属層の面と硬化した導電性のペースト部の面に、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に表面処理を施す、配線端子部形成工程と、ソルダーレジストを塗布し、所定領域を露光して、現像して、端子部を露出する開口を設けた保護膜を形成する保護膜形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするウエハレベルの半導体装置製造方法。

【請求項14】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストはゴム弾性を持たない樹脂中に導電粒子を分散した導電材からなり、且つ、半導体チップの電極パッドから離れた位置に導電性ポストを形成したウエハレベルの半導体装置を作製するための、ウエハレベルの半導体装置の製造方法であって、ウエハプロセスが完了し、電極パ

ッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、（a2）各半導体チップの電極パッド形成側の面上に配線形成用の金属層を全面に配設し、その上に配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の金属めっき層を形成し、この後更に、レジストを剥離し、配線部を残すように前記金属層をエッチングして、保護膜（パッシベーション層）上に電極パッドに接続する配線層を形成する、配線層形成工程と、（b2）ゴム弾性体からなる絶縁層、保護層、金属層の順に積層した積層体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、（c2）導電性ポスト形成領域の、前記ラミネートされた積層体の金属層をフォトエッチング法でエッチング除去した後、レーザにて保護膜（パッシベーション層）の上の配線部に達するように貫通するブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、ゴム弾性を持たない樹脂中に導電粒子を分散した導電材をブラインドビア内に充填する導電性ポスト作製工程と、（d2）導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域に外部接続用の端子部を、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に表面めっき処理を施す、配線端子部形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするウエハレベルの半導体装置製造方法。

【請求項15】 請求項11ないし13において、配線端子部形成工程が、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域のみを開口して、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域のみを開口して、耐めっき性のレジストパターンを形成し、該レジストパターンの開口部に、順にNiめっき層、Auめっき層、あるいはCuめっき層、Niめっき層、Auめっき層を形成し、レジストパターンを除去後、露出したラミネート工程における積層体の金属層をエッチングして、外部接続用の端子部、あるいは配線部と外部接続用の端子部とを形成するものであることを特徴とするウエハレベルの半導体装置製造方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は半導体装置とその作製方法に関し、特に、半導体チップの電極パッド形成側の面に、外部接続端子を再配置した半導体装置とその作製方法に関する。

【0002】**【従来の技術】**

近年、半導体装置は、電子機器の高性能化と軽薄短小化の傾向（時流）から L S I の A S I C に代表されるように、ますます高集積化、高機能化、小型化が進んでいる。

従来は、ウエハ工程を経たウエハに対し、裏面研磨を施してから、ダイシングを行い、各ペレット（チップないし半導体素子とも言う）に切断分離した後、ペレット毎に、ダイボンディング、ワイヤボンディング、樹脂封止等を行い、半導体装置を組み上げており、ワイヤボンディング法による半導体素子とリードフレームの電気接続が行なわれていた。

近年、高速信号処理の点でワイヤボンディングに優れる、チップの bumps を用いたフリップチップ接続が採られるようになってきた。

フリップチップ接続には、パッケージングされていないチップをそのままプリント基板に搭載するベアチップ実装という方法もあるが、取り扱いが難しく、信頼性保証の観点からは、パッケージングされた bumps 付き半導体装置が望ましい。

【0003】

最近では、パッケージングされた bumps 付き半導体装置を形成する方法として、ウエハレベルで、配線、外部端子部（メタルポストからなる）形成、樹脂封止、bumps 形成を行った後、各半導体装置に切断分離して、C S P（C h i p S c a l e P a c k a g e）を形成する製造方式が提案されている。（C h i p S c a l e I n t e r n a t i o n a l 99/SEMI 1999）

尚、このようにして作製された C S P をウエハレベル C S P（W-C S P とも記載する）とも言う。

そして、このような半導体装置の作製を、ここでは、ウエハレベルでの半導体装置の作製と言う。

このような、ウエハ状態で一括して組立て、封止、外部端子形成などを行なう、ウエハレベル CSP (W-CSP) の代表例を図 8 にその一部断面を示し、説明する。

尚、図 8 中、510 は半導体チップ (単にチップ、半導体素子とも言う)、515 は電極 (電極パッド、端子とも言う)、520 は保護膜 (SiN パッシベーション層、ポリイミド層)、531、532 は金属層 (531 はシードメタル層、532 は電解銅めっき層)、540 はポスト (電解銅めっき層で、外部端子部、メタルポストとも言う)、560 は半田ボール (外部接続端子とも言う)、570 は樹脂封止層 (エポキシ樹脂層)、580 はチップ内クラック、585 は半田ボール内クラック、590 は配線基板、591 は配線、592 はパッド部である。

この方式による CSP では、半導体チップ 510 の端子 515 が、半導体チップ面上に形成した再配線層 (531 と 532) と接続して、二次元的に配列して再配置された外部端子部 (メタルポストとも言う) 540 に接続され、外部端子部 (メタルポスト) 540 が、半田ボール 560 に接続され、更に、半田ボールをバンプとして、プリント基板に半田接続されるため、従来の、フリップチップ接続によるチップのプリント基板への搭載に近い形態である。

尚、メタルポストを埋めるように樹脂封止層が形成されている。

【0004】

この方式においては、構造上、メタルポスト 540 は半田ボール径の 2/3 程度の径 (100 ~ 200 μm) が必要であり、また、その高さは約 100 μm であるため、太く剛性が大きく、またメタルポスト 540 を取り囲む封止樹脂 570 も弾性率が大きく、メタルポスト 540 は半導体チップ 510 に強く固定されている。

したがって、個片化後 (個別の半導体装置の状態)、基板に実装された状態で温度変化を繰り返し受けると、チップと実装基板間の熱膨張係数差 ($\Delta\alpha$) に起因する熱歪みが発生し、メタルポスト 540 下部のチップ内にクラック (これ

を Si チップクラックとも言う) を生じたり、さらに半田ボール内にクラックが発生するという問題がある。

即ち、メタルポストの剛性が高いために、温度変化を繰り返し受けると、実装基板と半導体チップ間の熱歪を十分に吸収できず、その結果メタルポストの付け根やはんだボールの接続部付近に応力が集中し、半導体チップや半田ボール内のクラックとなる。

また、このようなウエハレベル CSP の製造コストが必ずしも十分に低くない。

即ち、メタルポストは電気めっきで形成するため、約 100 μ m 程度の高さがかせぐにはめつき時間が数時間要し、加工費の増加となり、封止には特殊構造の真空封止装置を要し、設備費が高くなる。

また、バーンイン及び電気特性検査を行なうとき、バーンインソケットまたは検査治具側に電氣的接触を確実に行為のコンタクトピンなどの微細な弾性構造が必要であり、ソケット代が高価である。

【0005】

【発明が解決しようとする課題】

このように、上記ウエハレベル CSP (Chip Scale Package) においては、基板に実装された状態で温度変化を繰り返し受けると、メタルポスト下部の Si チップクラック、半田ボール内のクラックを生じるという問題や、製造コスト面で問題があり、その対応が求められていた。

本発明は、これに対応するためのもので、基板に実装された状態での温度変化による Si チップクラックや半田ボール内のクラックが生じにくい構造で、製造コストの面でも有利な構造の、半導体チップの電極パッド形成側の面に、外部端子を再配置した半導体装置を提供しようとするものである。

同時に、そのような半導体装置の作製方法を提供しようとするものである。

【0006】

【課題を解決するための手段】

本発明のウエハレベルの半導体装置は、半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設し

た外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなることを特徴とするものである。

そして、上記において、導電性ポストの外部側の面に直接バリア金属層を介して接続する半田ボールを、あるいは、導電性ポストの外部側の面に電氣的に接続し、絶縁性のゴム弾性体からなる絶縁層の外部側に配設された金属層上に導電性ポストから離れた位置でバリア金属層を介して接続する半田ボールを、外部接続端子としていることを特徴とするものである。

そして、上記において、導電性のゴム弾性体は、合成ゴム中に導電粒子を分散させたものであることを特徴とするものであり、導電性のゴム弾性体は、付加重合型シリコンゴムの中にA g 粉を70重量%以上分散させたペースト組成物を加熱硬化し、体積抵抗率を $5 \times 10^{-3} \Omega \cdot \text{cm}$ 以下としたものであることを特徴とするものである。

【0007】

また、本発明のウエハレベルの半導体装置は、半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストとこれに接続した前記絶縁層の一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性の剛体からなり、且つ、導電性ポストの外部側の面に電氣的に接続し、ゴム弾性体からなる絶縁層の外部側に導電性ポストから離れた位置に外部接続端子を設けていることを特徴とするものである。

そして、上記において、絶縁性のゴム弾性体からなる絶縁層の外部側に配設された金属層上に、バリア金属層を介して接続する半田ボールを、外部接続端子としていることを特徴とするものである。

そしてまた、上記において、導電性の剛体は、ゴム弾性を持たない樹脂中に導電粒子を分散させたものであることを特徴とするものである。

【0008】

また、上記において、ゴム弾性体からなる絶縁層は、シリコーンゴム、フッ素ゴム、ウレタンゴム、ポリブタジエンゴム、アクリロニトリルブタジエン共重合体、ポリイソブレンゴムのいずれか1であり、ヤング率が100MPa以下であることを特徴とするものである。

また、上記において、ゴム弾性体からなる絶縁層上に保護膜を設けていることを特徴とするものであり、該保護膜がポリイミド樹脂、液晶ポリマー、エポキシ樹脂系ソルダーレジストであることを特徴とするものである。

また、上記において、ウエハレベルCSP (Chip Size Package) であることを特徴とするものである。

【0009】

本発明のウエハレベルの半導体装置製造方法は、半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなり、且つ、半導体チップの電極パッドから離れた位置に導電性ポストを形成したウエハレベルの半導体装置を作製するための、ウエハレベルの半導体装置の製造方法であって、ウエハプロセスが完了し、電極パッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、（a）各半導体チップの電極パッド形成側の面上に配線形成用の金属層を全面に配設し、その上に配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の金属めっき層を形成し、この後更に、レジストを剥離し、配線部を残すように前記金属層をエッチングして、保護膜（パッシベーション層）上に電極パッドに接続する配線層を形成する、配線層形成工程と、（b）ゴム弾性体からなる絶縁層、保護層、金属層の順に積層した積層体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、（c）導電性ポスト形成領域の、前記ラミネ

ートされた積層体の金属層をフォトエッチング法でエッチング除去した後、レーザにて保護膜（パッシベーション層）の上の配線部に達するように貫通するブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、該ブラインドビアに導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部を前記積層体の金属層面と共に研磨し、平坦化する、導電性ポスト作製工程と、（d）研磨後、前記積層体の金属層の面と硬化した導電性のペースト部の面に、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域に外部接続用の端子部を、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に端子部に表面処理を施す、配線端子部形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするものである。

【0010】

あるいは、本発明のウエハレベルの半導体装置製造方法は、半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなり、且つ半導体チップの電極パッド上に導電性ポストを形成したウエハレベルの半導体装置を作製するための、ウエハレベルの半導体装置の製造方法であって、ウエハプロセスが完了し、電極パッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、（a1）電極パッド部を酸洗浄後、ジンケート処理、無電解Niめっき、無電解Auめっきを施す金属めっき層形成工程と、（b1）ゴム弾性体からなる絶縁層、金属層を積層した積層体、あるいはゴム弾性体からなる絶縁層、保護層、金属層を積層した積層体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、（c1）ラミネートされた積層体の導電性ポスト形成領域である電極パッド領域をレーザにて

前記金属めっき層に達するようにブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、該ブラインドビアに導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部を前記積層体の金属層面と共に研磨し、平坦化する、導電性ポスト作製工程と、(d1) 研磨後、前記積層体の金属層の面と硬化した導電性のペースト部の面に、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に表面処理を施す、配線端子部形成工程と、ソルダーレジストを塗布し、所定領域を露光して、現像して、端子部を露出する開口を設けた保護膜を形成する保護膜形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするものである。

【0011】

あるいはまた、本発明のウエハレベルの半導体装置製造方法は、半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストはゴム弾性を持たない樹脂中に導電粒子を分散した導電材からなり、且つ、半導体チップの電極パッドから離れた位置に導電性ポストを形成したウエハレベルの半導体装置を作製するための、ウエハレベルの半導体装置の製造方法であって、ウエハプロセスが完了し、電極パッド部を開口して保護膜（パッシベーション層）が配設された状態のウエハの各半導体チップに対し、ウエハレベルで順に、(a2) 各半導体チップの電極パッド形成側の面上に配線形成用の金属層を全面に配設し、その上に配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の金属めっき層を形成し、この後更に、レジストを剥離し、配線部を残すように前記金属層をエッチングして、保護膜（パッシベーション層）上に電極パッドに接続する配線層を形成する、配線層形成工程と、(b2) ゴム弾性体からなる絶縁層、保護層、金属層の順に積層した積層

体を、ゴム弾性体からなる絶縁層側をウエハ側にして接着ラミネートする、ラミネート工程と、(c2)導電性ポスト形成領域の、前記ラミネートされた積層体の金属層をフォトエッチング法でエッチング除去した後、レーザにて保護膜(パッシベーション層)の上の配線部に達するように貫通するブラインドビアを形成し、該ブラインドビア内部にクリーニング処理を施し、ゴム弾性を持たない樹脂中に導電粒子を分散した導電材をブラインドビアに充填する導電性ポスト作製工程と、(d2)導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域に外部接続用の端子部を、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域に配線部と外部接続用の端子部とを形成し、同時に表面めっき処理を施す、配線端子部形成工程とを行ない、更に必要に応じ、端子部に半田ボールを搭載した後、ダイシング工程を行ない、個片化された半導体装置を得るものであることを特徴とするものである。

【0012】

そして、上記において、配線端子部形成工程が、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域のみを開口して、あるいは、導電性ポスト形成領域とこれに接続する配線部および外部接続用の端子部形成領域のみを開口して、耐めっき性のレジストパターンを形成し、該レジストパターンの開口部に、順にNiめっき層、Auめっき層、あるいはCuめっき層、Niめっき層、Auめっき層を形成し、レジストパターンを除去後、露出したラミネート工程における積層体の金属層をエッチングして、外部接続用の端子部、あるいは配線部と外部接続用の端子部とを形成するものであることを特徴とするものである。尚、上記において、外部接続用の端子部と外部接続端子とは、異なる場合もある。

【0013】

【作用】

本発明のウエハレベルの半導体装置は、上記のような構成にすることにより、基板に実装された状態での温度変化によるSiチップクラックや半田ボール内のクラックが生じにくい構造で、製造コストの面でも有利な構造の、半導体チップの電極形成側の面に、外部端子を再配置したウエハレベルの半導体装置の提供を

可能としている。

詳しくは、請求項 1 の発明のウエハレベルの半導体装置においては、ゴム弾性体からなる絶縁層を厚さ方向に貫通する導電性ポストを、ゴム弾性体で形成しているため、該絶縁層と導電性ポストとが一体となり、弾性変形することができ、配線基板に搭載した場合には、従来のものに比べ、配線基板と半導体チップとの熱膨張率の差に起因する熱歪みを吸収し易い構造で、冷熱サイクルに耐え、接続信頼性を向上できる。

請求項 1 の発明のウエハレベルの半導体装置において、導電性ポストの外部側の面に直接バリア金属層を介して接続する、あるいは、導電性ポストの外部側の面に電氣的に接続した金属層上に導電性ポストから離れた位置でバリア金属層を介して接続する半田ボールを外部接続端子としている場合もあるが、半田ボール外部接続端子の、半導体装置の面に直交する方向の変形にも強いものとしている。

導電性のゴム弾性体としては、合成ゴム中に導電粒子を分散させたものが挙げられ、更に具体的には、付加重合型シリコーンゴムの中に Ag 粉を 70 重量%以上分散させたペースト組成物を加熱硬化し、体積抵抗率を $5 \times 10^{-3} \Omega \cdot \text{cm}$ 以下とした材料が挙げられる。

ウエハレベルの CSP においては、ゴム弾性体からなる導電性ポストを二次元的に離散して形成していることにより、特に有効である。

また、請求項 5 の本発明のウエハレベルの半導体装置においては、導電性ポストの外部側の面に電氣的に接続し、ゴム弾性体からなる絶縁層の外部側に剛体からなる導電性ポストから離れた位置に外部接続端子を設けていることにより、熱歪み等の変形を吸収できる構造としている。

導電性ポストは弾力性がなく、熱歪み等の歪みに対応できないが、ゴム弾性体からなる絶縁層上の金属層（配線ないし端子）は、導電性ポスト位置から離れた位置において、ゴム弾性体からなる絶縁層の変形に追随することとなり、熱歪み等の歪みに対応できる。

また、請求項 9 の本発明のウエハレベルの半導体装置では、ゴム弾性体からなる絶縁層の外部側面に保護膜を設け、個々の外部接続端子の少なくとも一部分の

領域が当該保護膜上に配設された構造となっており、当該半導体装置が配線基板に半田実装される工程での化学薬品から、ゴム弾性体からなる絶縁層を保護すると共に、外部接続端子の接続強度を増大することが出来、接続信頼性を向上できる。

【0014】

本発明のウエハレベルの半導体装置の作製方法は、上記のような構成にすることにより、基板に実装された状態での温度変化によるSiチップクラックや半田ボール内のクラックが生じにくい構造で、製造コストの面でも有利な構造の、半導体チップの電極形成側の面に、外部端子を再配置した、上記第1の発明の、あるいは、第2の発明のウエハレベルの半導体装置の作製方法の提供を可能とするものである。

【0015】

【発明の実施の形態】

本発明を実施の形態を挙げて説明する。

図1(a)は本発明のウエハレベル半導体装置の実施の形態の第1の例の一部断面図で、図1(b)は図1(a)に示す第1の例のウエハレベル半導体装置を配線基板に搭載した図で、図2は本発明のウエハレベルの半導体装置の実施の形態の第2の例の一部断面図で、図3は本発明のウエハレベルの半導体装置の実施の形態の第3の例の一部断面図で、図4は本発明のウエハレベルの半導体装置の実施の形態の第4の例の一部断面図で、図5は図1(a)に示す第1の例のウエハレベルの半導体装置の変形例の一部断面図で、図6は図1(a)に示す第1の例のウエハレベルの半導体装置の製造工程断面図で、図7は図4に示す第4の例のウエハレベルの半導体装置の製造工程断面図である。

図1～図7中、110は半導体チップ、115は電極パッド（電極あるいは端子とも言う）、120は保護層（パッシベーション層）、131、132、133、134は金属層、135は半田めっき層、140は導電性ポスト、145はブラインドビア、150は保護層、160は半田ボール、170は絶縁層、190は配線基板、191は配線、192は端子、210は半導体チップ、215は電極パッド（電極あるいは端子とも言う）、220は保護層（パッシベーション

層)、231、232、233、234は金属層、240は導電性ポスト、251、252は保護層、260は半田ボール、270は絶縁層、310は半導体チップ、315は電極パッド(電極あるいは端子とも言う)、320は保護層(パッシベーション層)、331、333、334は金属層、340は導電性ポスト、351、352は保護層、360は半田ボール、370は絶縁層、410は半導体チップ、415は電極パッド(電極あるいは端子とも言う)、420は保護層(パッシベーション層)、431、433、434は金属層、440は導電性ポスト、445はブラインドビア、450は保護層、460は半田ボール、470は絶縁層である。

【0016】

はじめに、本発明のウエハレベルの半導体装置の実施の形態の第1の例を、図1に基づいて説明する。

第1の例は、半導体チップ110の電極パッド115形成面上に配設された絶縁層170をその厚さ方向に貫通する導電性ポスト140を電極パッド115から離れた位置に設け、絶縁層170の外部側に配設した半田ボール160からなる外部接続端子と電極パッド115とを、導電性ポスト140とこれに接続した絶縁層170の半導体チップ110側の保護膜(パッシベーション層)120上に設けられた金属層131、132からなる配線層とにより、電氣的に接続しているウエハレベルの半導体装置で、絶縁層170は絶縁性のゴム弾性体からなり、導電性ポスト140は導電性のゴム弾性体からなるものである。

そして、導電性ポスト140の外部側の面に金属層133からなるバリア層を介して接続する半田ボール160を、外部接続端子としている。

【0017】

絶縁性のゴム弾性体からなる絶縁層170としては、絶縁性、接着性、機械的強度等に優れたものが好ましく、さらに熱応力を緩和する目的から、低弾性で伸びの大きいシリコンゴム、フッ素ゴム、ウレタンゴム、ポリブタジエンゴム、アクリロニトリル-ブタジエン共重合体、ポリイソブレンゴムのいずれか1であり、ヤング率が100MPa以下であるものが好ましい。

導電性のゴム弾性体からなる導電性ポスト140としては、合成ゴム中に導電

粒子を分散させたものが挙げられ、具体的には、付加重合型シリコンゴムの中に A g 粉を 70 重量%以上分散させたペースト組成物を加熱硬化し、体積抵抗率を $5 \times 10^{-3} \Omega \cdot \text{cm}$ 以下とした材料が挙げられる。

金属層 131、132 からなる配線は、Cr-Cu または Ti-W などのスパッタ層から成るシードメタルとしての機能を持つ金属層 131 上に、電解めっき層からなる、金属層 132 を形成したものである。

金属層 132 は、配線の主層となるもので、導電性の面、コスト面から一般には銅層を主体としたものが用いられるがこれに限定はされない。

金属層 133 は導電ポスト 140 から半田ボール 160 へ低抵抗で導電させるための機能、および半田ボール 160 と金属層 134 間の過剰な拡散を防止するために設けたもので、例えば、導電性ポスト 140 及び金属層 134 上に順次電解 Ni めっき $10 \mu\text{m}$ 、Au めっき $0.1 \mu\text{m}$ 層を設けて、バリアメタル層としたものが挙げられる。

保護層 150 としては、ポリイミド膜または液晶ポリマー等が挙げられる。

半導体チップ 110 の電極 115 は、Al 電極が一般的で、保護膜（パッシベーション層）120 としては、SiN 膜または SiN 膜+ポリイミド層等が通常用いられる。

【0018】

第 1 の例のウエハレベルの半導体装置を配線基板 190 上に搭載し、冷熱サイクル試験をした場合、例えば、図 1 (b) に示すように、ゴム弾性体からなる導電性ポスト 140、ゴム弾性体からなる絶縁層 170 が、配線基板 190 と半導体チップ 110 間の熱歪みを吸収するように変形する。

その結果、導電ポスト近傍の半導体チップ 110 および半田ボール 160 には応力を発生させず、チップクラックや半田クラックを発生させることはない。

【0019】

次に、本発明のウエハレベルの半導体装置の実施の形態の第 2 の例を、図 2 に基づいて説明する。

第 2 の例は、半導体チップ 210 の電極パッド 215 形成面上に配設された絶縁層 270 を貫通する導電性ポスト 240 を電極パッド 215 から離れた位置に

設け、絶縁層 270 の外部側に配設した半田ボール 260 からなる外部接続端子と電極パッド 215 とを、導電性ポスト 240 とこれに接続した絶縁層 270 の半導体チップ 210 側に設けられた金属層 231、232 からなる配線層および外部側に設けられた金属層 233、234 からなる配線層とにより、電氣的に接続しているウエハレベルの半導体装置で、絶縁層 270 は絶縁性のゴム弾性体からなり、導電性ポスト 240 は導電性のゴム弾性体からなるものである。

そして、金属層 233、234 上に導電性ポスト 240 から離れた位置で、バリアメタル層（図示していない）を介して接続する半田ボール 260 を、外部接続端子としている。

各部については、第 1 の例と同様のものが適用でき、ここでは説明を省略する。

第 2 の例の場合も、ウエハレベルの半導体装置を配線基板上に搭載し、冷熱サイクル試験をした場合、基本的には 第 1 の例と同様であり、導電ポスト近傍の半導体チップ 210 および半田ボール 260 には応力を発生させず、チップクラックや半田クラックを発生させることはない。

【0020】

次に、本発明のウエハレベルの半導体装置の実施の形態の第 3 の例を、図 3 に基づいて説明する。

第 3 の例は、半導体チップ 310 の電極パッド 315 形成面上に配設された絶縁層 370 を貫通する導電性ポスト 340 を電極パッド 315 の位置に設け、絶縁層 370 の外部側に配設した半田ボール 360 からなる外部接続端子と電極パッド 315 とを、導電性ポスト 340 とこれに接続した絶縁層 370 の外部側に設けられた金属層 333、334 からなる配線層とにより、電氣的に接続しているウエハレベルの半導体装置で、絶縁層 370 は絶縁性のゴム弾性体からなり、導電性ポスト 340 は導電性のゴム弾性体からなるものである。

そして、金属層 333、334 上に導電性ポスト 340 から離れた位置で、半田バリア層（図示していない）を介して接続する半田ボール 360 を、外部接続端子としている。

保護膜 351 としては、第 1 の例、第 2 の例と同様、ポリイミド膜または液晶ポリマーが用いられ、保護膜 352 としては、金属層 333 等を覆うように、ポリイミド樹脂またはエポキシ樹脂系ソルダーレジストが用いられる。

他の各部については、第 1 の例、第 2 の例と同様のものが適用でき、ここでは説明を省略する。

第 3 の例の場合も、ウエハレベルの半導体装置を配線基板上に搭載し、冷熱サイクル試験をした場合、基本的には 第 1 の例、第 2 の例と同様であり、導電ポスト近傍の半導体チップ 310 および半田ボール 360 には応力を発生させず、チップクラックや半田クラックを発生させることはない。

【0021】

次に、本発明のウエハレベルの半導体装置の実施の形態の第 4 の例を、図 4 に基づいて説明する。

第 3 の例において、保護膜 351 部分を除いた構造としたもので、他は第 3 の例と同じである。

各部については、第 3 の例と同様のものが用いられる。

第 4 の例の場合も、ウエハレベルの半導体装置を配線基板上に搭載し、冷熱サイクル試験をした場合、基本的には 第 1 の例～第 3 の例と同様であり、導電ポスト近傍の半導体チップ 410 および半田ボール 460 には応力をさせず、チップクラックや半田クラックを発生させることはない。

【0022】

第 2 の例～第 4 の例の変形例としては、それぞれ、第 2 の例～第 4 の例において、導電性ポスト 240、340、440 を剛性を有する導電性ポストとしたものが挙げられる。

この場合は、導電性ポスト自体には弾力性がなく、変形しないが、ゴム弾性体からなる絶縁層上の金属層 233、234、333、334、433、434 及び半田ボール 260、360、460 は、導電性ポスト 240、340、440 位置から離れた位置において、ゴム弾性体からなる絶縁層 270、370、470 の変形に追随することとなり、熱歪み等の歪みに対応できる。

【0023】

また、第 1 の例～第 4 の変形例としては、各例において、半田ボールを設けず、半田ボール配設位置の金属層部に必要に応じ、半田めっきや半田ペースト印刷等の所定の処理を施し外部端子部を形成したものが挙げられる。

例えば第 1 の例の変形例としては、図 5 に示すような、金属層 133、134 上に半田めっきを施した半導体装置が挙げられる。

【0024】

次に、上記本発明のウエハレベルの半導体装置を作製する方法について説明する。

尚、これを以って、本発明のウエハレベルの半導体装置の製造方法の実施の形態例の説明に変える。

はじめに、上記第 1 の例のウエハレベルの半導体装置の製造方法を、図 6 に基づいて説明する。

まず、ウエハプロセスが完了し、各半導体チップの電極形成側の面上に電極部を開口して保護膜（パッシベーション層）を配設した状態のウエハの各半導体チップ（図 6（a））に対し、ウエハレベルで順に、以下の工程を行なう。

はじめに、保護膜（パッシベーション層）120 及び電極 115 上に配線形成用の金属層 131 を全面に配設し（図 6（b））、その上に配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の銅めっき層 132 を形成し、この後更に、レジストを剥離し、配線部を残すように金属層 131 をエッチングして、保護膜（パッシベーション層）上に電極に接続する配線層を形成する。（図 6（c））

次いで、ゴム弾性体からなる絶縁層、保護層、金属層の順に積層した積層体を、接着性を持つゴム弾性体からなる絶縁層側をウエハ側にして加熱ラミネートする。（図 6（d））

次いで、導電性ポスト形成領域の、前記ラミネートされた積層体の金属層をフォトリソ法でエッチング除去した後、CO₂ レーザにて保護膜（パッシベーション層）120 の上の金属層 131、132 からなる配線層に達するようにブラインドビア 145 を形成し、該ブラインドビア 145 内をプラズマ処理等によりクリーニングする。（図 6（e））

次いで、ブラインドビア 145 に導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部の、前記積層体の金属層面から突出している部分を研磨し、平坦化して、導電性ポスト 140 を作製する。(図 6 (f))

そして、研磨後、導電性ポスト 140 形成領域とその周辺を含む外部接続用の端子部形成領域のみを開口して、耐めっき性のレジストパターンを形成し、レジストパターンの開口に電解めっきにより順に Ni めっき層、Au めっき、ないし、順に Cu めっき層、Ni めっきおよび Au めっきを施し、レジストパターンを剥離し、Ni めっき層と Au めっき層との積層であるめっき層を耐エッチング層として前記積層体の金属層とをエッチング除去して、外部接続用の端子部 (133、134) を形成する。(図 6 (g))

更に、Ni めっき層と Au めっき層との積層であるめっき層上に半田ボール 160 を搭載する。(図 6 (h))

半田ボールは、所定領域にスクリーン印刷法で塗布後リフロー、またはボール搭載法等により配設する。

半田ボールは、通常、0.2～0.5mm ϕ 程度である。

更に、この後、ダイシング工程によって個片化を行ない、各半導体チップ毎に、外部端子が再配置された個別の半導体装置を得る。

このようにして、第 1 の例のウエハレベルの半導体装置が作製される。

【0025】

次に、上記第 4 の例のウエハレベルの半導体装置の製造方法を、図 7 に基づいて説明する。

先ず、ウエハプロセスが完了し、各半導体チップの電極形成側の面上に電極部を開口して保護膜（パッシベーション層）を配設した状態のウエハの各半導体チップ（図 7 (a)）に対し、ウエハレベルで順に、以下の工程を行なう。

電極パッド 415 を酸洗浄後、ジンケート処理、無電解 Ni めっき、無電解 Au めっきを施し金属めっき層 431 を形成する。(図 7 (b))

次いで、ゴム弾性体からなる絶縁層、金属層を積層した積層体を、接着性を持つゴム弾性体からなる絶縁層側をウエハ側にして加熱ラミネートする。(図 7 (c))

次いで、導電性ポスト形成領域の、前記ラミネートされた積層体の金属層 434 をフォトリソ法でエッチング除去した後、CO₂ レーザにて電極パッド 415 上の金属層 431 に達するようにブラインドビア 445 を形成し、該ブラインドビア 445 内をプラズマ処理等によりクリーニングする。(図 7 (d))

次いで、ブラインドビア 445 に導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部の前記積層体の金属層面から突出した部分を研磨し、平坦化する。(図 7 (e))

そして、研磨後、導電性ポスト 440 形成領域とこれに接続する配線部および外部接続用の端子部の形成領域のみを開口して、耐めっき性のレジストパターンを形成し、レジストパターンの開口に電解めっきにより順に Ni めっき層、Au めっき、ないし、順に Cu めっき層、Ni めっきおよび Au めっきを施し、レジストパターンを剥離し、Ni めっき層と Au めっき層との積層であるめっき層を耐エッチング層として前記積層体の金属層をエッチング除去して、配線部と外部接続用の端子部を形成する。(図 7 (f))

更に、ソルダーレジストを塗布し、所定領域を露光して、現像して、端子部を露出する開口を設けた保護膜 435 を形成する。(図 7 (g))

更に、Ni めっき層と Au めっき層との積層であるめっき層上に半田ボールを搭載する。(図 7 (h))

この後、ダイシング工程で個片化を行ない、各半導体チップ毎に、外部端子が再配置された個別の半導体装置を得る。

このようにして、第 1 の例のウエハレベルの半導体装置が作製される。

【0026】

尚、図 6 (f) ~ 図 6 (g) の外部接続用の端子部の形成工程を、図 7 (e) ~ 図 7 (f) の配線部と外部接続用の端子部の形成工程を、上記に代え、研磨後、前記積層体の金属層の面と硬化した導電性のペースト部である導電性ポスト 140 の面に電解めっきにより Cu めっき層を形成し、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域のみを開口して、あるいは、研磨後、導電性ポスト 440 形成領域とこれに接続する配線部および外部接続用の端子部の形成領域のみを開口して、耐めっき性のレジストパターンを形成し、レジスト

パターンの開口に順にNiめっきおよびAuめっきを施し、レジストパターンを剥離し、Niめっき層とAuめっき層との積層であるめっき層を耐エッチング層として銅めっき層とその下部の前記積層体の金属層とをエッチング除去して、外部接続用の端子部を、あるいは、配線部と外部接続用の端子部とを形成する工程にしても良い。

【0027】

次に、上記第3の例のウエハレベルの半導体装置の製造方法を、簡単に説明する。

第3の例のウエハレベルの半導体装置の製造は、上記第4の例のウエハレベルの半導体装置製造方法において、ゴム弾性体からなる絶縁層、金属層を積層した積層体のラミネートに代え、ゴム弾性体からなる絶縁層、保護層、金属層からなる積層体を、接着性を持つゴム弾性体からなる絶縁層側をウエハ側にして加熱ラミネートして、同様のプロセスを行なえば良い。

【0028】

次に、上記第2の例のウエハレベルの半導体装置の製造方法を、図6、図7を参照にして簡単に説明する。

第2の例のウエハレベルの半導体装置は、上記第1の例のウエハレベルの半導体装置製造方法における、図6(a)～図6(f)の工程終了後、上記第4の例のウエハレベルの半導体装置製造方法における、図7(e)～図7(h)に至る処理と同様の処理を行なうことにより、作製することができる。

【0029】

【実施例】

(実施例1)

実施例1は、図1に示す第1の例のウエハレベルの半導体装置で、図6に示す製造工程にて作製したものである。

図6に基づいて説明する。

ウエハプロセスを終え、SiN層、ポリイミド層を順に積層して保護膜120としたウエハ状態の各半導体チップ(図6(a)に相当)に対し、ウエハレベルで順に、以下の工程を行なう。

保護膜（パッシベーション層）120及び電極パッド115上に金属層131として、スパッタにて全面に順にCr層、Cu層をそれぞれ1000Å、5000Åの厚さに形成し（図6（b））、その上に液状のレジスト（東京応化社製）を用い、配線形成部のみを開口して、レジストパターンを形成して、前記開口に配線部形成用の銅めっき層を電解めっきで5μm厚に形成し、この後更に、レジストを剥離し、配線部を残すようにCr、Cuスパッタ層をエッチングして、保護膜（パッシベーション層）120上に電極パッド115に接続する配線層131、132を形成した。（図6（c））

次いで、それぞれ、厚さ100μm、18μm、18μmの片面に接着性を有する付加重合型シリコンゴム、ポリイミド層、Cu箔をこの順に積層した積層体を、接着性を持つゴム弾性体からなる絶縁層側をウエハ側にして加熱ラミネートした。（図6（d））

シリコンゴム層としては、ヤング率が2MPa、破断伸び率が250%の材料のものを使用した。

次いで、レジスト（東京応化社製）を用い、導電性ポスト140形成領域のみを開口して、レジストパターンを形成して、塩化第2鉄液にて露出している積層体のCu箔をエッチングして、レジストを剥離した。

この後、CO₂レーザにて保護膜（パッシベーション層）120の上の配線部（金属層131、132）に達するようにブラインドビア145を形成し、該ブラインドビア145内をプラズマクリーニングした。（図6（e））

次いで、ブラインドビア145に導電性のペーストを充填し、更に硬化させ、硬化した導電性のペースト部の前記積層体の金属層面から突出した部分を研磨し、平坦化して、導電性ポスト140を形成した。（図6（f））

ここでは、Ag粉含有率90重量%のシリコンゴム系ペーストをブラインドビア145内に充填後、加熱して硬化した。

硬化物の体積抵抗率は $3 \times 10^{-4} \Omega \cdot \text{cm}$ 、破断伸び率は80%、ヤング率は4MPaであった。

研磨は、耐水研磨紙にて行った。

そして、研磨後、前記積層体の金属層の面と硬化した導電性のペースト部であ

る導電性ポスト140の面上に、導電性ポスト形成領域とその周辺を含む外部接続用の端子部形成領域のみを開口して、液状レジスト（東京応化社製）を用い、耐めっき性のレジストパターンを形成し、レジストパターンの開口に順に電解めっきにより、それぞれ、 $10\mu\text{m}$ 、 $0.1\mu\text{m}$ の厚さに、Niめっき層およびAuめっき層を形成し、レジストパターンを剥離し、Niめっき層とAuめっき層との積層であるめっき層を耐エッチング層としての前記積層体の金属層をエッチング除去して、外部接続用の端子部を形成した。（図6（g））

更に、Niめっき層とAuめっき層との積層であるめっき層上にボール搭載法により、 $0.25\text{mm}\phi$ の半田ボール160を搭載した。（図6（h））

更に、この後、ダイシング工程で個片化を行ない、各半導体チップ毎に、半田ボールからなる外部接続端子が再配置された個別の半導体装置を得て、第1の例のウエハレベルの半導体装置を作製した。

尚、このようにして得られた第1の例のウエハレベルの半導体装置（チップサイズ 10mm 角）をプリント基板にはんだ実装し、 $-55^{\circ}\text{C}\sim 150^{\circ}\text{C}$ の温度サイクルテストを実施した結果、1000サイクル後にも各端子の断線は無く、また各端子の接続抵抗は初期値の10%以下の変動幅であった。

【0030】

【発明の効果】

本発明は、上記のように、基板に実装された状態での温度変化によるSiチップクラックや半田ボール内のクラックが生じにくい構造で、製造コストの面でも有利な構造の、半導体チップの電極パッド形成側の面に、外部端子を再配置した半導体装置の提供を可能とした。

同時に、そのような半導体装置の作製方法の提供を可能とした。

【図面の簡単な説明】

【図1】

図1（a）は本発明のウエハレベル半導体装置の実施の形態の第1の例の一部断面図で、図1（b）は図1（a）に示す第1の例のウエハレベル半導体装置を配線基板に搭載した図である。

【図 2】

本発明のウエハレベルの半導体装置の実施の形態の第 2 の例の一部断面図である。

【図 3】

本発明のウエハレベルの半導体装置の実施の形態の第 3 の例の一部断面図である。

【図 4】

本発明のウエハレベルの半導体装置の実施の形態の第 4 の例の一部断面図である。

【図 5】

図 1 (a) に示す第 1 の例のウエハレベルの半導体装置の変形例の一部断面図である。

【図 6】

図 1 (a) に示す第 1 の例のウエハレベルの半導体装置の製造工程断面図である。

【図 7】

図 4 に示す第 4 の例のウエハレベルの半導体装置の製造工程断面図である。

【図 8】

従来のウエハレベルの半導体装置を説明するための図である。

【符号の説明】

| | |
|-----------------|---------------------|
| 110 | 半導体チップ |
| 115 | 電極パッド（電極あるいは端子とも言う） |
| 120 | 保護層（パッシベーション層） |
| 131、132、133、134 | 金属層 |
| 135 | 半田めっき層 |
| 140 | 導電性ポスト |
| 145 | ブラインドビア |

| | |
|-------------------------|---------------------|
| 1 5 0 | 保護層 |
| 1 6 0 | 半田ボール |
| 1 7 0 | 絶縁層 |
| 1 9 0 | 配線基板 |
| 1 9 1 | 配線 |
| 1 9 2 | 端子 |
| 2 1 0 | 半導体チップ |
| 2 1 5 | 電極パッド（電極あるいは端子とも言う） |
| 2 2 0 | 保護層（パッシベーション層） |
| 2 3 1、2 3 2、2 3 3、2 3 4 | 金属層 |
| 2 4 0 | 導電性ポスト |
| 2 5 1、2 5 2 | 保護層 |
| 2 6 0 | 半田ボール |
| 2 7 0 | 絶縁層 |
| 3 1 0 | 半導体チップ |
| 3 1 5 | 電極パッド（電極あるいは端子とも言う） |
| 3 2 0 | 保護層（パッシベーション層） |
| 3 3 1、3 3 3、3 3 4 | 金属層 |
| 3 4 0 | 導電性ポスト |
| 3 5 1、3 5 2 | 保護層 |
| 3 6 0 | 半田ボール |
| 3 7 0 | 絶縁層 |
| 4 1 0 | 半導体チップ |
| 4 1 5 | 電極パッド（電極あるいは端子とも言う） |
| 4 2 0 | 保護層（パッシベーション層） |
| 4 3 1、4 3 3、4 3 4 | 金属層 |
| 4 4 0 | 導電性ポスト |
| 4 4 5 | ブラインドビア |
| 4 5 0 | 保護層 |

4 6 0

半田ボール

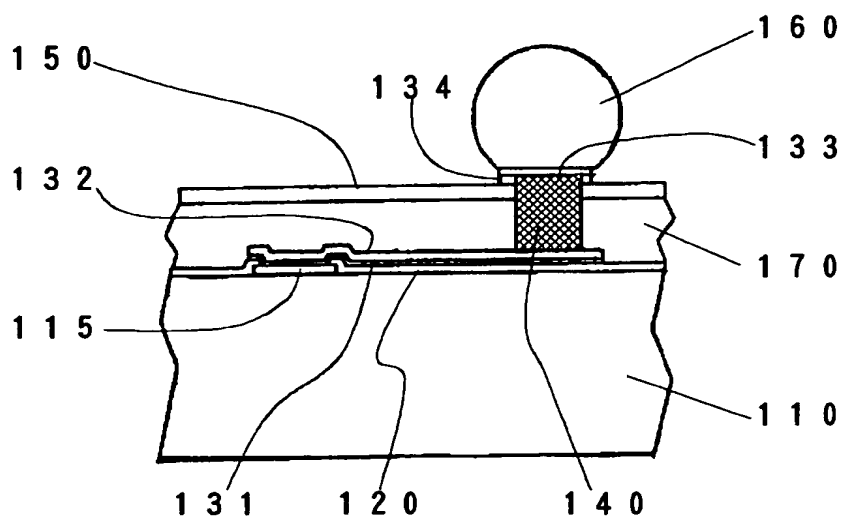
4 7 0

絶縁層

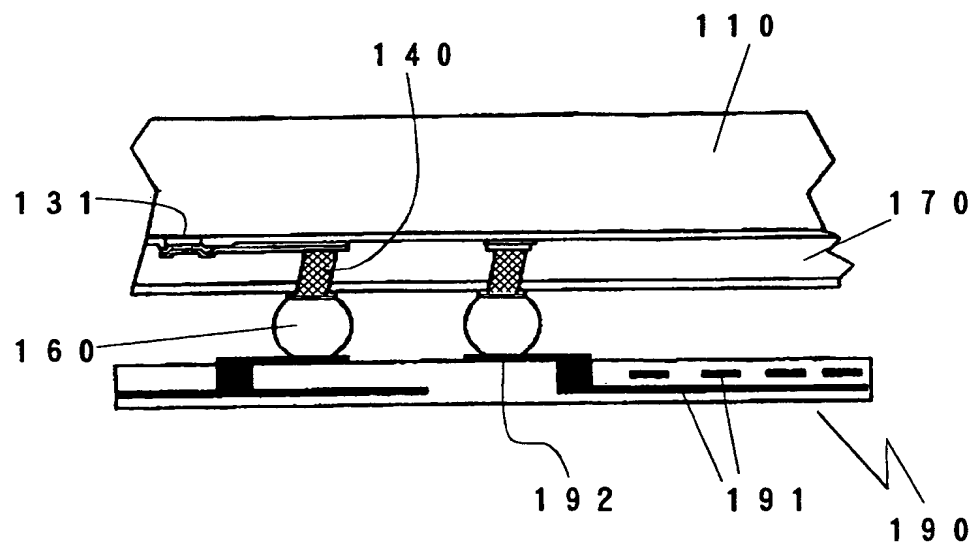
【書類名】 図面

【図 1】

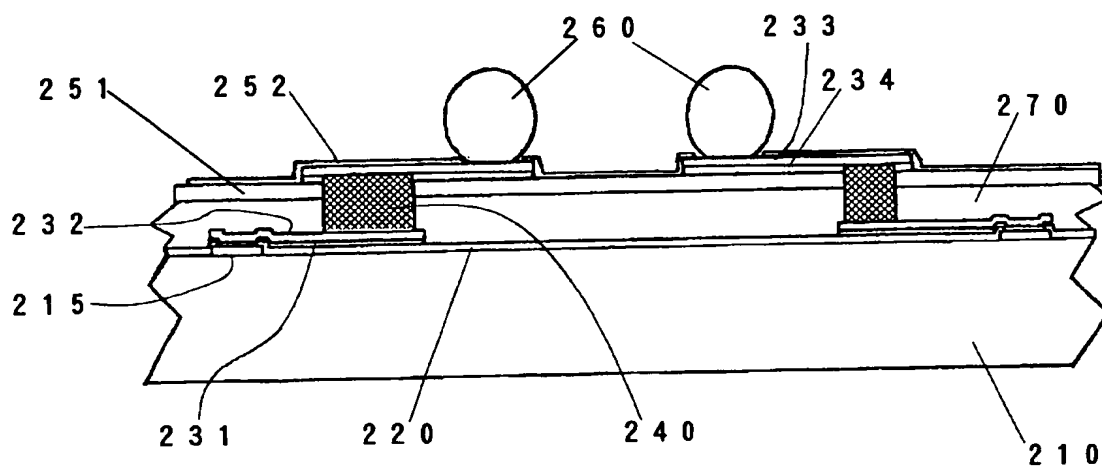
(a)



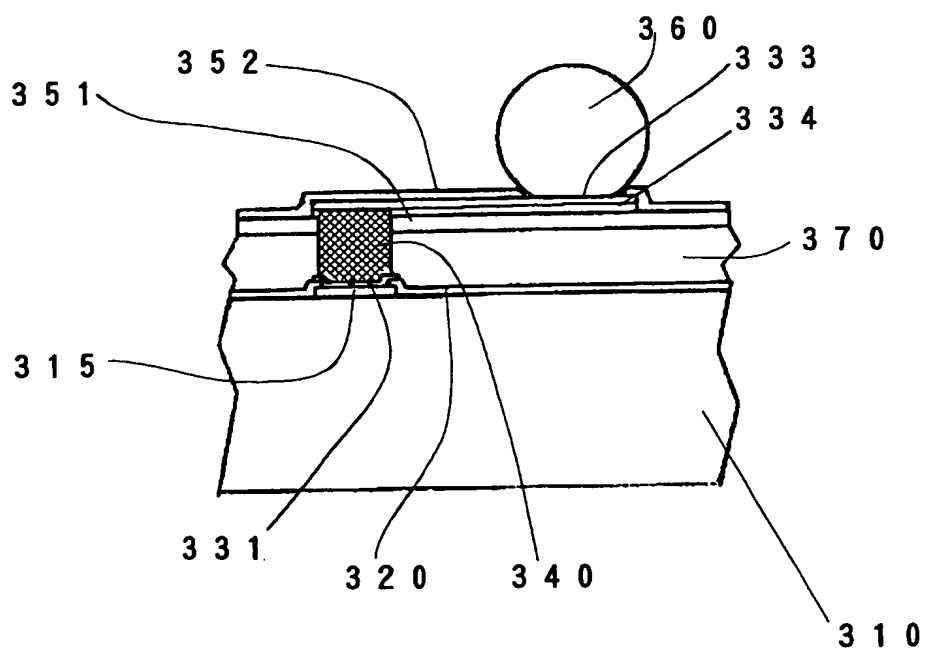
(b)



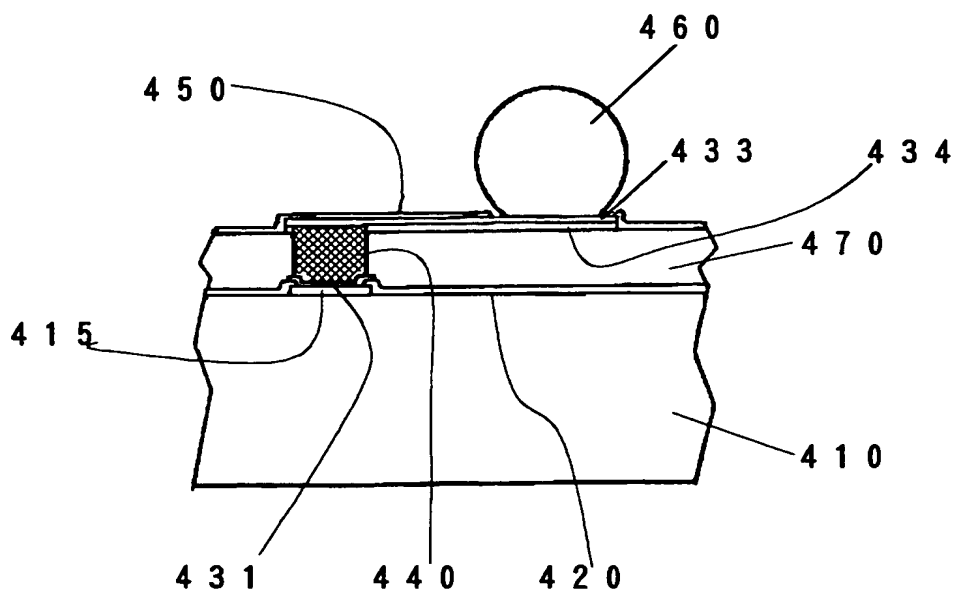
【図 2】



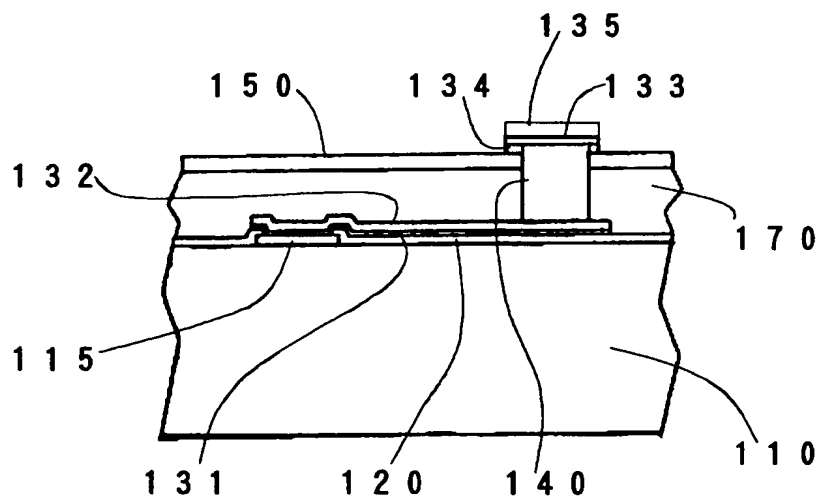
【図 3】



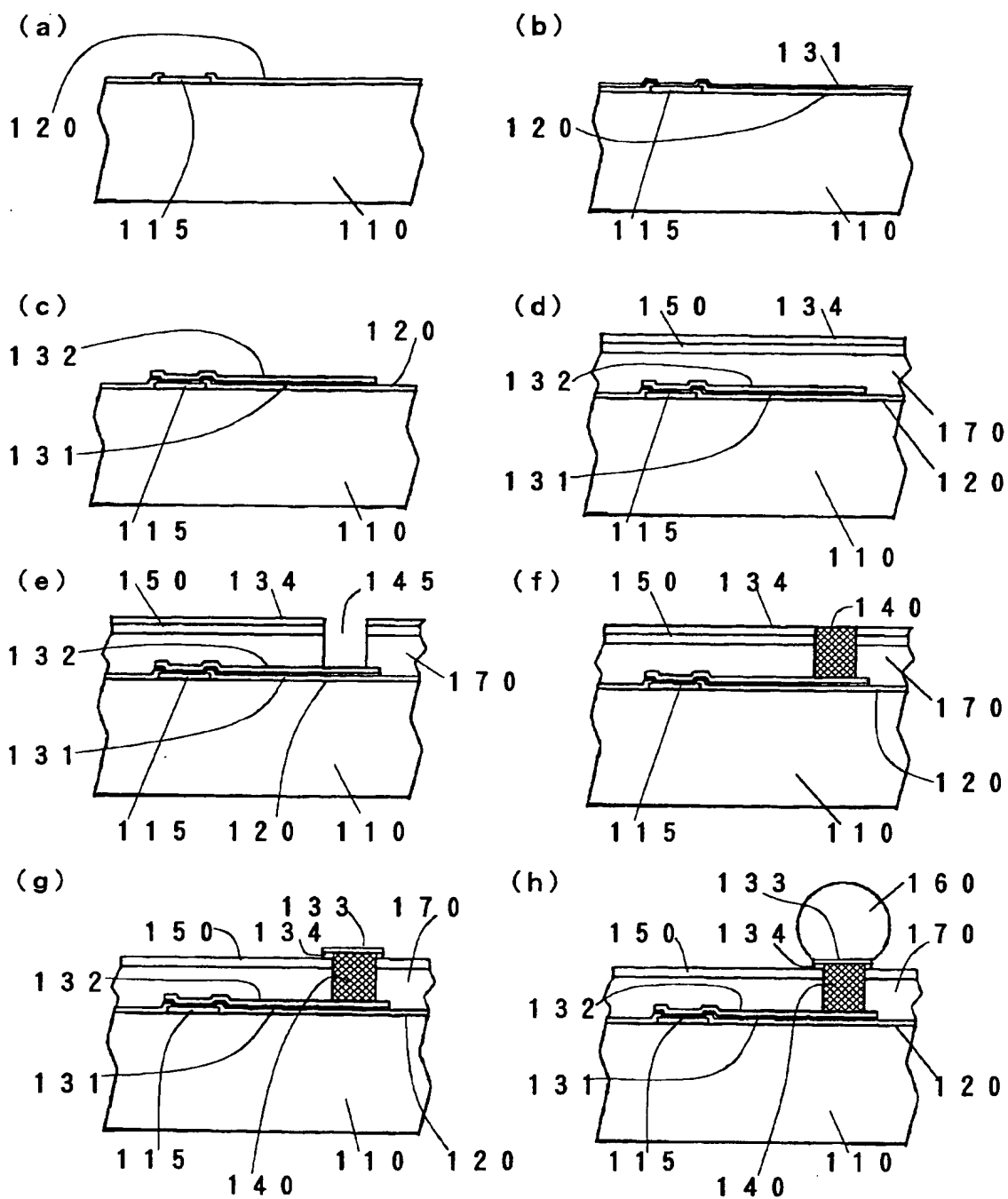
【図 4】



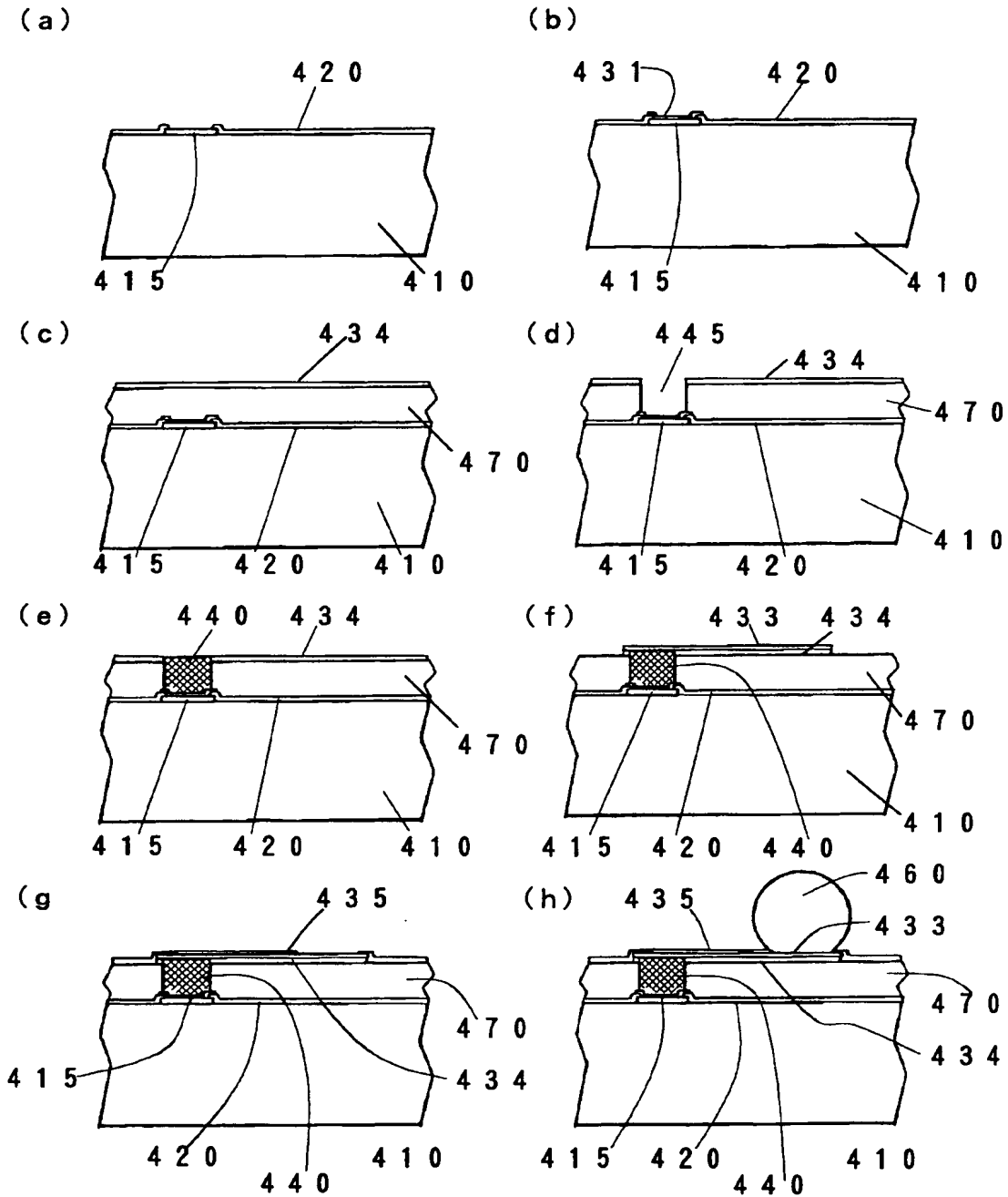
【図 5】



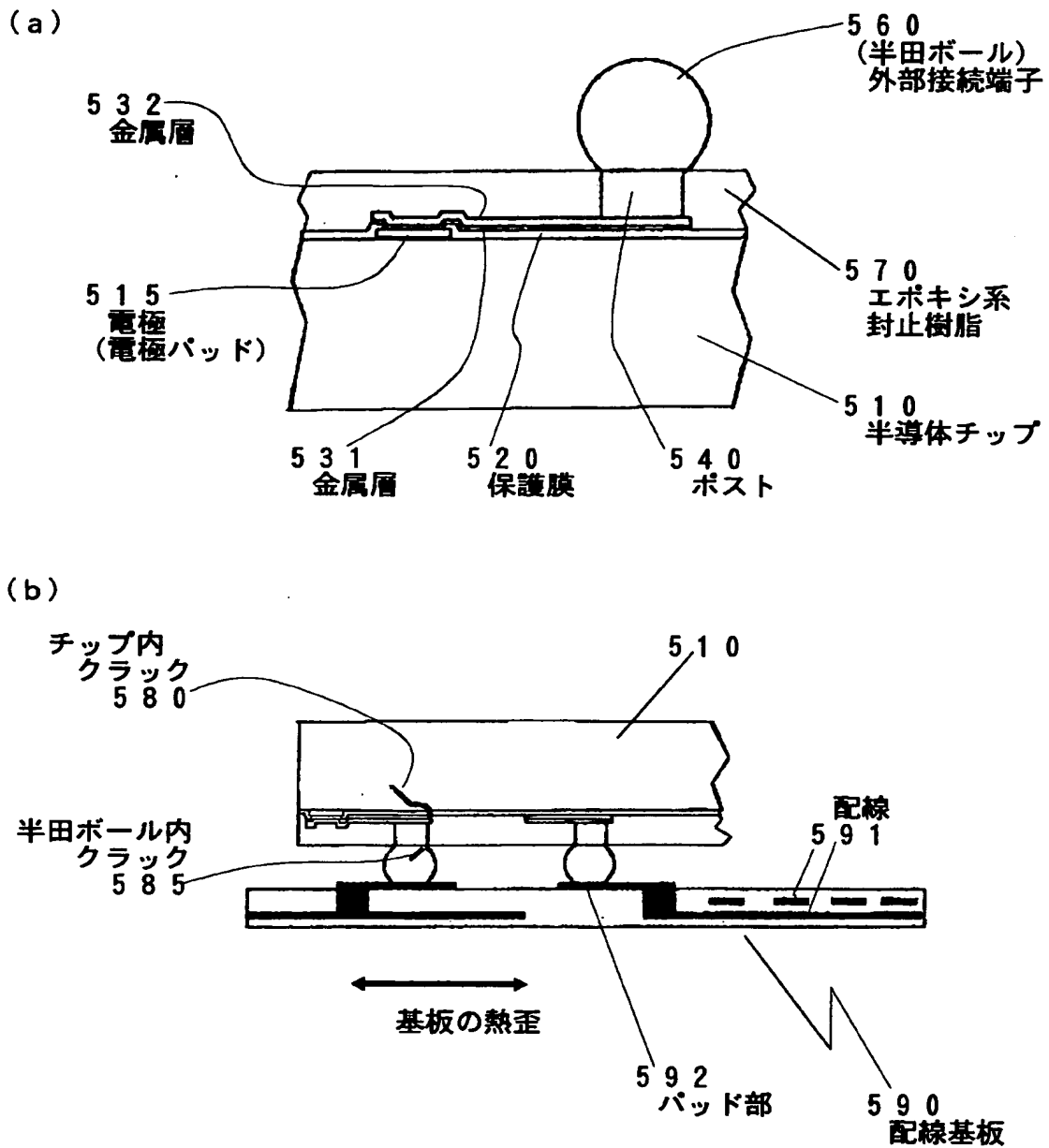
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 基板に実装された状態での温度変化による S i チップクラックや半田ボール内のクラックが生じにくい構造で、製造コストの面でも有利な構造の、半導体チップの電極パッド形成側の面に、外部端子を再配置した半導体装置を提供する。同時に、そのような半導体装置の作製方法を提供する。

【解決手段】 半導体チップの電極パッド形成面上に配設された絶縁層を貫通する導電性ポストを設け、前記絶縁層の外部側に配設した外部接続端子と前記電極パッドとを、前記導電性ポストにより、あるいは、前記導電性ポストとこれに接続した前記絶縁層の少なくとも一面側ないし両面側に設けられた配線層とにより、電氣的に接続しているウエハレベルの半導体装置であって、前記絶縁層は絶縁性のゴム弾性体からなり、導電性ポストは導電性のゴム弾性体からなる。

【選択図】 図 1

特願 2 0 0 2 - 2 0 7 6 3 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 8 9 7]

1 . 変更年月日

1 9 9 0 年 8 月 2 7 日

[変更理由]

新規登録

住 所

東京都新宿区市谷加賀町一丁目 1 番 1 号

氏 名

大日本印刷株式会社